

Grundlagen der Prozessorarchitektur und der Ein-/Ausgabe Lehrplan

Sommer Semester 2016

I. Veranstaltung Überblick

Herzlich willkommen beim Kurs. In dieser Veranstaltung werden Sie das anwenden, was Sie in der Vorlesung Rechnerorganisation oder Technikal Grundlagen der Digital Informatik gelernt haben. Dazu werden Sie auch mit einem kommerziellen MIPS Prozessor arbeiten und das Umgehen mit Ein- und Ausgabe Geräte lernen. Die Veranstaltung enthält wöchentliche Vorlesungen und acht Labs. Sie werden die Xilinx Vivado CAD Software und das Nexys 4 DDR Board, das ein Artix-7 FPGA enthält, benutzen. Die Vivado Software ist ein kommerzielles Software-Paket, das ebenso von Hardware-Entwickler benutzt wird.

II. Lernziele

um Fähigkeiten in diesen Bereichen zu entwickeln:

- wie man Probleme betrachtet und damit umgeht
- Entwurfsmethoden für Rechnerarchitektur
- MIPS Assembly sprache
- Memory-mapped I/O
- Direktspeicherzugriff (Direct Memory Access: DMA)

III. Organisatorisch

Dozentin Professorin Sarah Harris
Büro: S2/02 (Piloty-Gebäude), Raum E102
Sprechstunde: Mittwochs 13:30 Uhr - 14:30 Uhr
Email: harris@esa.informatik.tu-darmstadt.de

Vorlesungstermin Donnerstags, 11:40-13:10

Assistent Magnus Gärtner
Labstunden: Dienstags 11:30 – 13:00 Uhr
S2/02 (Piloty-Gebäude), Raum E104
Email: magnus.gaertner@stud.tu-darmstadt.de

Webseite <http://www.esa.informatik.tu-darmstadt.de>
(klicke auf **Lehre** und dann **Grundlagen der Prozessorarchitektur und der Ein-/Ausgabe**)

Anmeldefrist: 21.04.16, 23:59

Sie müssen spätestens bis zum 21. April, 23:59 CET über TUCaN für die Veranstaltung angemeldet sein.

Einreichen der Abgaben

Die Abgaben werden unter Moodle eingereicht. Nachdem Sie bei TUCaN angemeldet sind, werde ich Sie bei Moodle einschreiben.

Team Arbeit

Sie dürfen zu Zweit arbeiten. Sie dürfen aber auch alleine arbeiten. Falls Sie zu Zweit arbeiten, bitte als Gruppe in Moodle anmelden.

Labzeiten

Sie können freiwillig während der Labzeiten ins Labzimmer gehen wenn Sie Hilfe brauchen. Der Assistent ist für Sie jeden Dienstag von 11:00 bis zum 13:00 da, falls Sie Fragen haben, Hilfe mit der Software Installation brauchen, u.s.w.

IV. Werkzeuge

Sie werden die folgende Software- und Hardware-Werkzeuge brauchen.

Nexys4 DDR Board

Jeder muss ein Nexys4 DDR board gegen ein Pfand von uns ausleihen. Sie können die Boards Anfang Mai von der Frau Reimund erhalten. Die genauen daten werden Ihnen später bekannt gemacht worden. Frau Reimund ist in: S2/02 (Piloty-Gebäude), Raum E103. Das Pfand für die Ausleihe beträgt 50 €. Sie werden das Geld am Ende des Semesters wieder bekommen nachdem Sie das Board an der Frau Reimund zurückgegeben haben.

Vivado Software

Die Vivado Software (Version 2015.3) steht zur Verfügung:

- im Labzimmer: S2/02 (Piloty-Gebäude), E104
- im Rechnerpoolraum: S2/02 (Piloty-Gebäude), C-Pool
- auf Ihrem eigenen Rechner (siehe die Praktikumswebseite für die Installationsanleitung)

MIPS Codescape and OpenOCD

Sie werden die MIPS Codescape Software Development Kit (SDK) benutzen und OpenOCD, ein in-circuit debugger Werkzeug. Die werden im Labzimmer zu Verfügung sein und Sie können die auch auf Ihrem eigenen Laptop installieren.

V. Aufgaben

Die Arbeit für die Veranstaltung enthält 8 Aufgaben, die insgesamt 1200 Punkte Wert sind. Hier unten steht eine kurze Beschreibung jeder Aufgabe.

Aufgaben

Nr.	Titel	Abgabefrist	Punkte
1	MIPS Assemblersprache	21. April	100
2	MIPS Eintaktprozessor	28. April	100
3	MIPS Pipeline-Prozessor	12. Mai	200
4	MIPSfpga: Tutorial	19. Mai	100
5	MIPSfpga: Memory-Mapped I/O – Rauschgerät	26. Mai	100
6	MIPSfpga: Memory-Mapped I/O – LCD	9. Juni	200
7	MIPSfpga: DMA Engine	23. Juni	200
8	MIPSfpga: DES Encryption	7. Juli	200

Aufgabe 1: MIPS Assemblersprache

Sie werden den MARS Simulator benutzen um MIPS Assemblersprache zu schreiben, prüfen, und auszuführen.

Aufgabe 2: MIPS Eintaktprozessor

Sie werden einen einfachen MIPS Eintaktprozessor zur Verfügung haben, der auf SystemVerilog geschrieben ist. Sie werden den Prozessor erweitern müssen, damit der noch zwei zusätzliche Befehlen durchführen kann. Sie werden auch Programme in der MIPS Assemblersprache schreiben müssen.

Aufgabe 3: Pipelineprozessor

Sie werden die Bauteile die Sie in der ersten Abgabe gegeben wurden benutzen um einen einfachen MIPS Pipelineprozessor zu bauen. Der wird eine begrenzte Anzahl von Befehlen verwenden müssen.

Aufgabe 4: MIPSfpga

Sie werden den kommerziellen MIPS Prozessor, der MIPSfpga heißt, kennenlernen. Dieser Prozessor ist der gleiche der auf der weit verbreiteten PIC32MZ steht. Sie werden das lernen, was Sie brauchen um mit dem MIPSfpga umzugehen: wie man ein MIPSfpga Projekt in Vivado aufbaut; wie es mit der Zeitverhalten auf dem FPGA geht; wie man Software-Programme kompiliert und Fehler beseitigt.

Aufgabe 5: Memory-mapped I/O: Rauschgerät

Sie werden den MIPSfpga Prozessor erweitern, damit er über seinen AHB-Lite Bus ein Rauschgerät steuern kann. Sie werden die Grundsätze des Memory-Mapped I/O lernen und anwenden. Nachdem Sie fertig sind, werden Sie ein Lied auf dem erweiterten MIPSfpga spielen.

Aufgabe 6: Memory-mapped I/O: Flüssigkristallanzeige (liquid crystal display, LCD)

Sie werden den MIPSfpga Prozessor nochmals erweitern, damit er über seinen AHB-Lite Bus mit einer Flüssigkristallanzeige (liquid crystal display, LCD) kommuniziert. Sie werden auch über die SPI Schnittstelle und LCDs lernen.

Aufgabe 7: DMA Engine

Sie werden den MIPSfpga Prozessor nochmals erweitern, aber diesmal damit er mit dem am Bord Speicher kommuniziert. Sie werden von Direktspeicherzugriffs (direct memory access DMA) lernen und auch wie man Xilinx IP Blöcke benutzt.

Aufgabe 8: DES Encryption

Sie werden von der DES-Verschlüsselung lernen und die auf dem MIPSfpga System realisieren.

VI. Notenschlüssel

Mit wenigstens 50% der insgesamt erreichbaren Punkte von den Aufgaben wird die Veranstaltung bestanden.