

# Übung zur Vorlesung Technische Grundlagen der Informatik

Prof. Dr. Andreas Koch  
Thorsten Wink



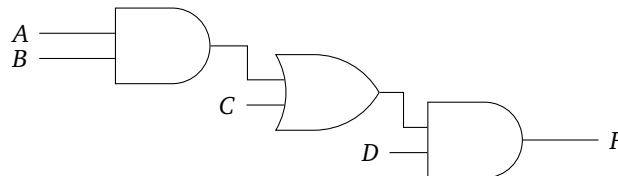
TECHNISCHE  
UNIVERSITÄT  
DARMSTADT

Wintersemester 09/10  
Übungsblatt 4

## Aufgabe 4.1 Timing

Berechnen Sie die maximale Ausbreitungsverzögerung der folgenden Schaltung.  $t_{pd}$  jedes einzelnen Gatters beträgt 5 ns, die Leitungsverzögerung wird vernachlässigt.

Können Sie eine Schaltung mit derselben Funktion, aber kleinerer Ausbreitungsverzögerung angeben? Es stehen beliebige Gatter zur Verfügung.



## Aufgabe 4.2 Glitches

Gegeben ist die folgende Funktion:  $F = bc + a\bar{c}d + \bar{a}\bar{b}\bar{c}$ .

a) Zeichnen Sie die Schaltung. Verwenden Sie dabei ausschließlich AND-, OR- und NOT-Gatter.

b) Können in der Schaltung Glitches auftreten? Wenn ja, wo? Wenn nein, warum nicht?

c) Simulieren Sie das Schaltnetz an den Übergängen

- $ab\bar{c}d \rightarrow abcd$  (1)
- $abcd \rightarrow ab\bar{c}d$  (2)
- $\bar{a}\bar{b}\bar{c}d \rightarrow a\bar{b}\bar{c}d$  (3)
- $a\bar{b}\bar{c}d \rightarrow \bar{a}\bar{b}\bar{c}d$  (4)

Zeichnen Sie hierzu den Zeitverlauf der Ein- und Ausgangssignale auf. Gehen Sie davon aus, dass jedes Gatter eine Ausbreitungsverzögerung von 5 ns hat.

d) Geben Sie eine Funktion an, die keine Glitches enthält.

e) Erweitern Sie die ursprüngliche Schaltung mit den gewonnenen Erkenntnissen, damit diese störimpulsfrei wird.

## Aufgabe 4.3 Wiederholung/Fragen zu alten Übungen

Auf Wunsch einiger Studenten ist in dieser Übung etwas Zeit eingeplant, um die Lösungen der bisherigen Gruppen- und Hausübungen nochmals zu vertiefen. Bitte nutzen Sie die Zeit!

## Hausaufgabe 4.1 Flip-Flops

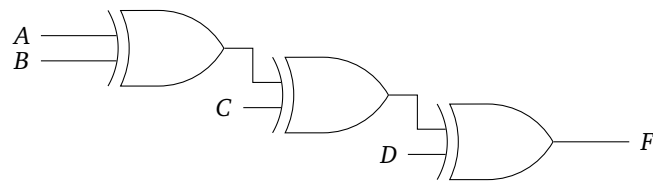
Entwerfen Sie ein T-Flip-Flop. Es wechselt den Zustand bei jeder steigenden Taktflanke, wenn am Eingang  $T$  eine 1 anliegt, ansonsten behält es seinen Wert. Verwenden Sie zur Realisierung ein D-Flip-Flop und primitive Gatter.

---

### Hausaufgabe 4.2 Timing

---

Berechnen Sie die Ausbreitungsverzögerung der folgenden Schaltung.  $t_{pd}$  jedes einzelnen Gatters beträgt 4 ns. Geben Sie eine Schaltung an, die eine maximale Ausbreitungsverzögerung von 10 ns hat. Verwenden Sie dabei nur XOR-Gatter mit 2 Eingängen.



---

### Hausaufgabe 4.3 Register

---

Es ist folgende Spezifikation eines Registers gegeben:

- Als Speicherelement soll ein positiv flankengetriggertes D-Flip-Flop eingesetzt werden.
- Außer dem Takt existieren zwei externe Steuereingänge,  $S_0$  und  $S_1$ , sowie drei externe Dateneingänge, SR, SL und DI.
- Der aktuelle Inhalt D des Registers ändert sich gemäß folgenden Regeln:
  - $S_0 = S_1 = 0$  : ersetze D durch DI.
  - $S_0 = 0, S_1 = 1$  : ersetze D durch SL
  - $S_0 = 1, S_1 = 0$  : ersetze D durch SR
  - $S_0 = S_1 = 1$  : aktuellen Wert halten.

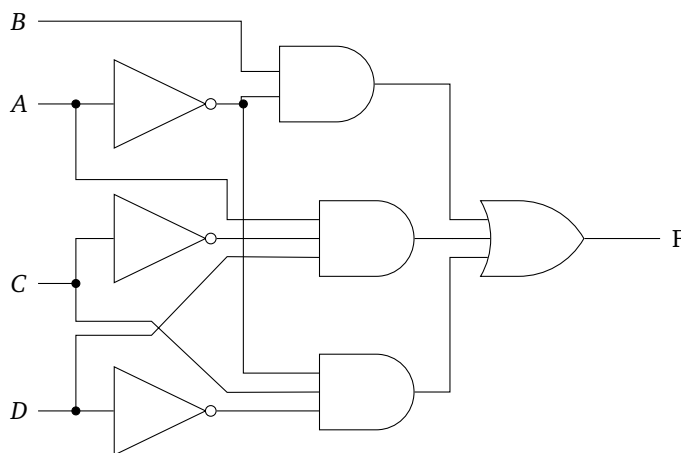
Zeichnen Sie ein Schaltbild für das Register.

---

### Hausaufgabe 4.4 Glitches

---

Untersuchen Sie den folgenden Schaltplan auf Glitches. Gehen Sie von einer Ausbreitungsverzögerung von 5 ns je Gatter aus.



---

### Plagiarismus

Der Fachbereich Informatik misst der Einhaltung der Grundregeln der wissenschaftlichen Ethik großen Wert bei. Zu diesen gehört auch die strikte Verfolgung von Plagiarismus. Weitere Infos unter [www.informatik.tu-darmstadt.de/plagiarism](http://www.informatik.tu-darmstadt.de/plagiarism)