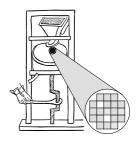
Technische Universität Darmstadt FG Eingebettete Systeme und ihre Anwendungen (ESA)

Prof. Dr. Andreas Koch Holger Lange Mathias Halbach (FG Rechnerarchitektur)



18.05.2006

Technische Grundlagen der Informatik II 3. Übung – Rechenwerke Sommersemester 2006

Aufgabe 1: Subtraktion von positiven Dualzahlen

Subtrahieren Sie die folgenden Dualzahlen unter Berücksichtigung der Borge-Bits (nach der ersten Methode in der Vorlesung, Vollsubtrahierer-Prinzip). Ergibt sich ein nicht mehr darstellbares negatives Ergebnis? Geben Sie dazu auch die entsprechenden dezimalen Werte an.

Lösung:

$$1100\ 0001$$
 $-\ 0011\ 0100$
 $111\ 1$
Borge-Bits
 $=\ 1000\ 1101\ (darstellbar)$
 $193-52=141$

Lösung:

$$\begin{array}{r}
1 0010 \\
- 1 1000 \\
\underline{(1)1} \quad \text{Borge-Bits} \\
\hline
= (1)1 1010 \quad \text{(nicht mehr darstellbar)}
\end{array}$$

Unter Berücksichtigung des Borrow-Outs ergibt sich mit dem negativen Stellengewicht (hier -32) der richtige Wert. Das Ergebnis kann auch als 2K-Zahl interpretiert werden, wenn die Borrow-Out-Stelle zusätzlich hinzugenommen wird.

$$18 - 24 = 26 - (32) = -6$$

Das Ergebnis ist negativ geworden, es ist nicht mehr als positive Dualzahl darstellbar, also gab es einen Überlauf. Der Überlauf kann zum Vergleich benutzt werden: Die zweite Zahl war größer als die erste.

Aufgabe 2: Addierer in Verilog

a) Beschreiben und simulieren Sie einen Halbaddierer in Verilog. Entwerfen Sie zusätzlich eine Testumgebung, so dass alle Wertkombinationen ausgegeben werden.

Lösung:

```
module HalfAdder(A, B, Sum, Carry);
 input A, B;
 output Sum, Carry;
 assign Sum = A ^ B;
 assign Carry = A & B;
endmodule
module TestBench;
 reg A, B;
 wire Sum, Carry;
 HalfAdder ha(A, B, Sum, Carry);
  initial begin
    $monitor("A: %d, B: %d, Sum: %d, Carry: %d\n", A, B, Sum, Carry);
    A <= 0; B <= 0;
    #1;
    A <= 1; B <= 0;
    #1;
    A <= 1; B <= 1;
    #1;
  end
endmodule
```

b) Beschreiben und simulieren Sie in Verilog einen Volladdierer unter Benutzung des Moduls aus Teilaufgabe a) als Untereinheit. Passen sie dazu die Testumgebung aus Teilaufgabe a) an.

Lösung:

```
module FullAdder(A, B, CarryIn, Sum, CarryOut);
  input A, B, CarryIn; output Sum, CarryOut;

wire sum1, carry1, carry2;

HalfAdder hal(A, B, sum1, carry1);
  HalfAdder ha2(CarryIn, sum1, Sum, carry2);

assign CarryOut = carry1 | carry2;
endmodule

module TestBench;
```

```
reg A, B, Cin;
 wire Sum, Carry;
 FullAdder fa(A, B, Cin, Sum, Carry);
  initial begin
    $monitor("A: %d, B: %d, Cin: %d, Sum: %d, Carry: %d\n",
             A, B, Cin, Sum, Carry);
   A \ll 0; B \ll 0; Cin \ll 0;
    #1;
   A <= 1; B <= 0; Cin <= 0;
    #1;
   A <= 0; B <= 0; Cin <= 1;
    #1;
   A <= 0; B <= 1; Cin <= 1;
   #1;
   A \le 1; B \le 1; Cin \le 0;
   A <= 1; B <= 1; Cin <= 1;
    #1;
  end
endmodule
```

c) Implementieren und simulieren Sie einen 1-Bit-Addierer mit Übertragserzeugung (carry generate, G) und Übertragsweiterleitung (carry propagate, P) aus Gatterprimitiven. Passen sie dazu die Ihre Testumgebung an.

Lösung:

```
module adderGP(A, B, CarryIn, Sum, G, P);
  input A, B, CarryIn;
 output Sum, G, P;
 xor (Sum, A, B, CarryIn);
 or (P, A, B);
  and (G, A, B);
endmodule
module TestBench;
 reg A, B, Cin;
 wire Sum, G, P;
  adderGP agp(A, B, Cin, Sum, G, P);
  initial begin
    $monitor("A: %d, B: %d, Cin: %d, Sum: %d, G: %d, P: %d\n",
             A, B, Cin, Sum, G, P);
    A \ll 0; B \ll 0; Cin \ll 0;
    #1;
    A \le 1; B \le 0; Cin \le 0;
    #1;
    A <= 0; B <= 0; Cin <= 1;
    A \le 0; B \le 1; Cin \le 1;
    #1;
```

```
A <= 1; B <= 1; Cin <= 0;
#1;
A <= 1; B <= 1; Cin <= 1;
#1;
end
endmodule
```

d) Implementieren Sie den Carry-Generator für einen 4-Bit Addierer mit Carry Look Ahead (CLA). Benutzen Sie dazu Kapitel 3 (Mikroalgorithmen und Rechenwerke), Folie 14 der Vorlesung als Vorlage.

Lösung:

e) Implementieren und simulieren Sie einen 4-Bit-Addierer mit Übertragsvorausberechnung und Overflow. Verwenden Sie dabei die Module aus den Teilaufgaben c) und d). Ihre Testumgebung soll charakteristische Testfälle berücksichtigen.

Lösung:

```
module cla4(A, B, Cin, S, Cout, Gout, Pout, Ov);
  input [4:1] A, B;
  input
              Cin;
 output [4:1] S;
  output
              Cout, Gout, Pout, Ov;
 wire [4:1] G, P;
 wire [4:2] C;
  adderGP agp1(A[1], B[1], Cin, S[1], G[1], P[1]),
          agp2(A[2], B[2], C[2], S[2], G[2], P[2]),
          agp3(A[3], B[3], C[3], S[3], G[3], P[3]),
          agp4(A[4], B[4], C[4], S[4], G[4], P[4]);
  cg cg1(G, P, Cin, C, Gout, Pout);
  assign Cout = G[4] | (P[4] & C[4]);
  assign Ov = Cout ^ C[4];
endmodule
module TestBench;
 reg [4:1] A, B;
```

```
Cin;
 reg
 wire [4:1] Sum;
 wire
            Carry, G, P;
 cla4 cla(A, B, Cin, Sum, Carry, G, P, Ov);
 initial begin
    $monitor("A: %b, B: %b, Cin: %b, Sum: %b, Carry: %b, G: %b, P: %b, Ov: %b\n",
            A, B, Cin, Sum, Carry, G, P, Ov);
   A <= 0; B <= 0; Cin <= 0;
   #1;
   A \le 8; B \le 0; Cin \le 0;
   #1;
   A <= 0; B <= 0; Cin <= 1;
   #1;
   A <= 0; B <= 7; Cin <= 1;
   #1;
   A <= 5; B <= 10; Cin <= 0;
   #1;
   A <= 5; B <= 10; Cin <= 1;
   #1;
   A <= 8; B <= 8; Cin <= 0;
   #1;
   A <= 15; B <= 15; Cin <= 0;
   A <= 15; B <= 15; Cin <= 1;
    #1;
 end
endmodule
```

Aufgabe 3: Multiplikation von 2K-Dualzahlen

Berechnen Sie gemäß folgendem Beispiel die Multiplikation wie in der Vorlesung (Kapitel 3, Mikroalgorithmen und Rechenwerke, Folie 44) behandelt.

```
1010 * 1101 = 00010010
-6_{10} -3_{10}
                    18<sub>10</sub>
1010 * 1101
        1010
       0000
     1010
    1010
  10000010
  0110
                Komplement 1. Faktor
                Komplement 2. Faktor
  0011
 100010010
a) 1101 * 1001
Lösung:
1101 * 1001 = 00010101
-3_{10} -7_{10}
1101 * 1001
        1101
       0000
     0000
    1101
    1110101
  0011
                Komplement 1. Faktor
                Komplement 2. Faktor
  0111
 100010101
b) 0101 * 1100
Lösung:
\underbrace{0101}_{5_{10}} * \underbrace{1100}_{-4_{10}} = \underbrace{11101100}_{-20_{10}}
0101 * 1100
        0000
       0000
     0101
    0101
    0111100
                Komplement 1. Faktor
  1011
 011101100
```