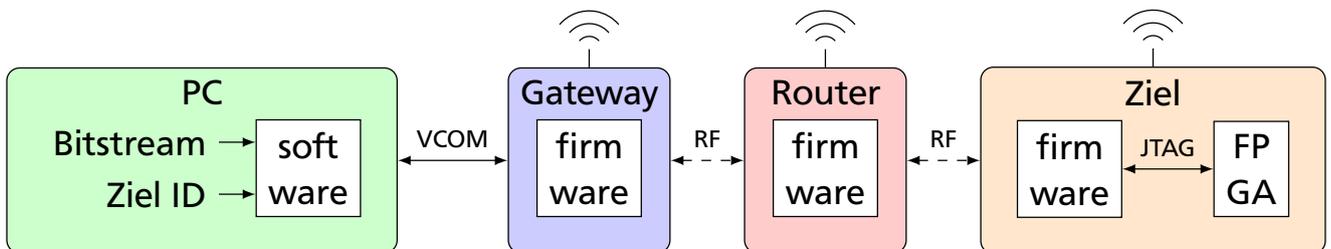
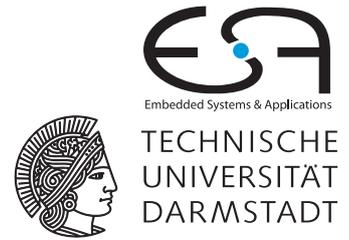


Bachelor-/Masterarbeit: Over-the-air-programming von rekonfigurierbaren drahtlosen Sensorknoten



Der am Fachgebiet ESA entwickelte drahtlose Sensorknoten verwendet neben einem herkömmlichen Mikrocontroller (TI CC2531 bzw. Atmel ATmega256RFR2) einen FPGA (Microsemi IGLOO) als Hardware-Beschleuniger. Bisher muss ein kabelgebundener Programmierer an den Sensorknoten angeschlossen werden, um die Firmware des Mikrocontrollers oder die Konfiguration des FPGAs zu ändern. Bei größeren Netzwerkinstallation muss dieser manuelle Prozess automatisiert und die Konfiguration drahtlos von einem Kontroll-PC an den betreffenden Sensorknoten übertragen werden (*over-the-air programming*).

Ziel dieser Arbeit ist die technische Realisierung und Optimierung der drahtlosen FPGA-Konfiguration unter Ausnutzung der Spezifika des FPGA Bitstreams. Im einzelnen sind dazu folgende Teilaspekte umzusetzen:

- Eine PC-Software ist in einer beliebigen Programmiersprache zu erstellen, welche mindestens
 - die Liste aller verfügbaren Netzwerknoden und deren aktuelle Konfiguration anzeigt
 - einen Bitstream an einen ausgewählten (oder alle) Knoten überträgt
- Eine Firmware für einen Gateway-Knoten, welcher die Verbindung zwischen dem Virtuellen COM-Port (USB) des PCs und dem drahtlosen Netzwerk herstellt.
- Eine Firmware für Router-Knoten, welche Informationen zum Zielknoten weiter leiten und bei Bedarf zwischenspeichern.
- Eine Firmware für Ziel-Knoten, welche den Bitstream über eine JTAG-Schnittstelle in den Konfigurationsspeicher des FPGAs überträgt. Hierfür können die von Microsemi bereitgestellten APIs (Stapl-Player oder DirectC) unter Begründung der Auswahl verwendet werden.
- Optimierung von Effizienz und Robustheit der Bitstream-Übertragung
 - Anwendung eines geeigneten Kompressionsverfahrens, um die zwischen der PC-Software und dem Zielknoten zu übertragende Datenmenge zu reduzieren
 - Ausnutzung von Bitstream-Ähnlichkeiten zwischen zeitlich und räumlich korrelierten Konfigurationen
 - Analyse zur Verwendbarkeit von Error-Correction-Codes
 - Analyse der möglichen Reduktion von Kommunikation durch Erweiterung des pro Sensorknoten verfügbaren Speichers

– Die Auswirkungen der einzelnen Optimierungsschritte sind zu quantifizieren

- Geeignete Modularisierung der Firmware-Implementierung für Router- und Ziel-Knoten (als Hintergrund-Service neben der eigentlichen Anwendung auf dem jeweiligen Knoten verwendbar)
- Alle Lösungen sind angemessen zu kommentieren und deren Verwendung zu dokumentieren
- Einordnung der Ergebnisse in den wissenschaftlichen Kontext (*related work*)

Für die Umsetzung der Arbeit werden diskrete Prototypen für Gateway, Mikrocontroller und FPGA bereit gestellt. Für die JTAG-Verbindung zwischen Mikrocontroller und FPGA ist eine geeignete Lösung zu realisieren. Bei Bedarf können zusätzliche Speichermodule an die Prototypen angeschlossen werden.

Benötigte Kenntnisse: C, VHDL/Verilog, drahtgebundene/drahtlose Kommunikation